

Proposition de Stage

Sujet n° : Modélisation et développement au niveau transactionnel d'une architecture d'un objet communicant avec contrôle de sa puissance dissipée.

Niveau : Etudiants de dernière année d'Ecole d'Ingénieurs ou Master 2

Durée : 6 mois

Equipe (s) : MCSOC

Mots-clés :

Hardware/software architecture, transactional modeling, virtual platform, low power, performance evaluation

Responsable : Michel Auguin (Directeur de Recherche)

Lieu du stage : LEAT, Campus SophiaTech, Bâtiment Forum, 930 Route des Colles, 06903 Sophia Antipolis, France

Sujet de stage :

L'objectif du stage est de développer un modèle au niveau transactionnel (en SystemC-TLM) d'une architecture matérielle d'un objet communicant basée sur un microcontrôleur. Le niveau transactionnel permet en particulier de décrire une architecture au niveau « LooselyTimed » c'est-à-dire :

- supportant l'exécution du code logiciel système et applicatif après compilation pour cette architecture cible,
- de ne considérer que le niveau de détail de l'architecture nécessaire à l'exécution/debugging de ce code logiciel et à l'évaluation de performance.

Cette architecture devra en particulier inclure des mécanismes de contrôle en puissance consommée qui devront pouvoir être contrôlés par le code logiciel applicatif ou par le système d'exploitation (RTOS) supporté par l'architecture.

Le travail proposé partira d'une première version d'une architecture précédemment développée au laboratoire qu'il sera nécessaire d'étendre pour la rendre « générique » et donc réutilisable à la fois pour des besoins de recherche par différentes équipes au sein du laboratoire mais aussi dans le cadre de modules d'enseignement.

Le travail à effectuer consistera à maîtriser dans un premier temps les concepts de la modélisation transactionnelle [1], puis de comprendre l'architecture déjà développée pour l'étendre avec les composants/modèles nécessaires aux besoins de l'équipe. La structuration de cette architecture pour en contrôler sa consommation de puissance constituera l'étape suivante [2]. Enfin, il s'agira de mettre en place et de paramétrer correctement les outils de compilation GNU C/C++ pour cette architecture et valider l'ensemble par la programmation/compilation/exécution d'une application simple sur l'architecture ainsi modélisée, avec son contrôle en gestion de la puissance consommée.

[1] <https://github.com/moy/cours-tlm>.

[2] http://cristal.univ-lille.fr/archi15/data/Pr%C3%A9sentationArchi2015_MA.pdf

Financement : stage financé par une gratification de stage

Contacts : michel.auguin@unice.fr, Tél : 04 92 94 28 63

	2017-2018	
---	-----------	--

Internship proposal

Topic n°: Loosely timed transactional level modeling of an architecture of a communicating object including power management capabilities.

Degree level : Master's Degree

Internship period : 6 months

Team (s): MCSOC

Keywords: Hardware/software architecture, transactional modeling, virtual platform, low power, performance evaluation

Supervisor (s): Michel Auguin (Research Director)

Training place: LEAT, Campus SophiaTech, Bâtiment Forum, 930 Route des Colles, 06903 Sophia Antipolis, France

Summary of the research proposal:

The objective of the internship is to develop a transactional level model (in SystemC-TLM) of a hardware architecture of a communicating object based on a microcontroller system. The transactional level supports the "Loosely Timed" modeling level of an architecture allowing:

- the execution of the system (RTOS) and application software code after compilation for this target architecture,
- an abstract modeling of the architecture with only the necessary details for executing/debugging the software code and for performance evaluation.

This architecture should also include power consumption management mechanisms which can be controlled either by the application software code or by the operating system (RTOS) supported by the architecture.

The proposed work will start with a first version of an architecture previously developed in the laboratory that will need to be extended to make it "generic" and therefore reusable both for research needs by different teams within the laboratory but also in the context of teaching modules.

The work to be carried out will be to master the concepts of transactional modeling [1], and then to understand the architecture already developed so as to extend it with the components/models required by the needs from other projects in the team. The introduction of power consumption control mechanisms within this architecture will be the next step [2] of the work. Finally, the work will proceed with a setup and a parameterization of the GNU C / C ++ compilation tools for this architecture and validate the whole by programming/compiling/executing a simple application on the architecture, including a power consumption management capability.

Funding: Internship funded by an internship grant.

Contact: michel.auguin@unice.fr, Tél : 04 92 94 28 63